

Examen du Jeudi 19/01/2023

Exercice 1 : Question de cours (7pts)

1pt 1. Le 8086 a :

- (a) un bus de données 8-bit & un bus d'adresses 20-bit
- (b) un bus de données 16-bit & un bus d'adresses 16-bit
- (c) un bus de données 16-bit & un bus d'adresses 20-bit
- (d) un bus de données 8-bit & un bus d'adresses 16-bit

1pt 2. Le 8086 a :

- (a) Une memoire à 10 segments
- (b) Une memoire à 4 segments
- (c) Une memoire à 8 segments
- (d) Une memoire à 16 segments

1pt 3. Le 8086 a un registre de drapeaux (flag register) constitué de :

- (a) 16 drapeaux (flags)
- (b) 8 drapeaux (flags)
- (c) 9 drapeaux (flags)
- (d) 7 drapeaux (flags)

1pt 4. La file d'attente d'instructions (Instruction Queue) de 8086 se compose de :

- (a) 6 données
- (b) 8 données
- (c) 4 données
- (d) 10 données

1pt 5. La capacité de segment de mémoire de segment de 8086 est

- (a) 32KB
- (b) 64KB
- (c) 256KB
- (d) 512MB

1pt 6. Calculer l'adresse physique lorsque CS = 2345H et IP = 1A60H, que représente l'adresse 2345H :1A60H ?

1pt 7. Quelle est l'adresse physique de l'emplacement mémoire adressé par l'instruction **MOV [BX+34H],0FFH**, si DS=3000H, et BX=1234H.

Exercice 2 (6pts)

A. Le programme suivant calcule la somme de la suite arithmétique : $S = 2 + 4 + 6 + 8 + 10 + 12 + 14 = 7 \frac{(2+14)}{2} = 56$.

2,5pts A.1. Le programme ci-dessous contient des erreurs, corriger les erreurs puis réécrire le programme.

1pt A.2. Quel registre va-t-il contenir la somme 56 ?

```
MOV AX,0000H
MOV BX,0000H
MA-BOUCLE :
MOV CX,0006H
ADD AX,0002H
ADD AX,BX
LOOP MA-BOUCLE
HLT
```

il y'a 5 erreurs:

Espace dans le label de la boucle suivi de deux points, affectation du compteur d'itérations CX doit être en dehors et avant la boucle, CX doit être égal à 7 (il y'a 7 additions) doit contenir le nombres 2,4, ..., 14 en l'initialisant à 0 et en lui ajoutant 2 à chaque itération.

2,5pts B. Ecrire un programme qui multiplie 10 par 5 (10*5=50).

Exercice 3 (7pts)

On désire interfacier au $\mu p8086$ une EPROM (ROM) de 32KB et une RAM de 64KB. En justifiant votre réponse :

1. donner le nombre de bits d'adressage pour la ROM.

2. donner le nombre de bits d'adressage pour la RAM.

On veut placer en la ROM et la RAM dans le map mémoire comme suit (FIGURE 1) :

3. Remplir le Map Adresses ci-dessous (FIGURE 2) puis compléter la FIGURE 1.

voir texte de TP1 et presentation27_10, ces informations sont répétées pratiquement chaque séance.

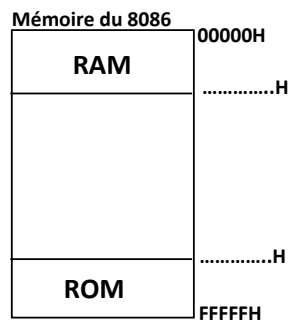


FIGURE 1 – le map mémoire

A ₁₉	A ₁₈	A ₁₇	A ₁₆	A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	
																			H
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮ RAM
																			H
																			H
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮ ROM
																			H

FIGURE 2 – le map adresses

4. Compléter la FIGURE 3, en suivant le principe du memory Banking, en précisant la taille de chaque puce, la taille du bus d'adresses et la taille du bus de données.

5. Proposer une solution simple à base de portes logique pour calculer les CHIP SELECT \overline{CS} de chaque puce, en ce basant sur A_0 , \overline{BHE} , et les bits du bus d'adresses non utilisés pour l'adressage pour la ROM et la RAM.

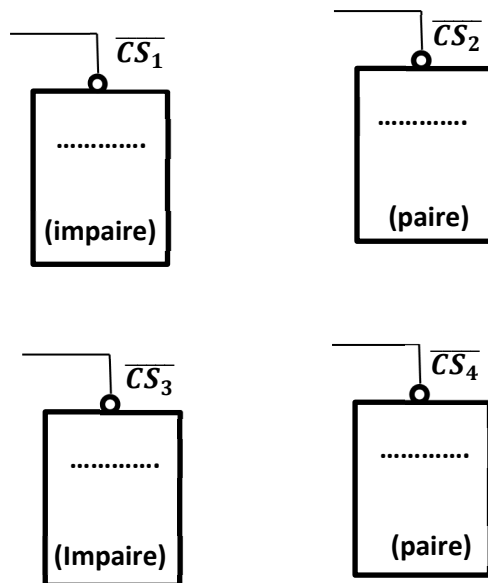


FIGURE 3 – le map mémoire 2

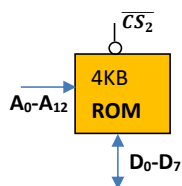


FIGURE 4 – Rappel TD

Exercice1.6 : l'adresse physique AP

$AP = CSH \times 10H + IPH = 2345H \times 10H + 1A60H = 23450H + 1A60H = 24EB0H$

L'adresse 2345H:1A60H représente l'adresse logique.

Exercice1.7 :

L'adresse physique de l'emplacement mémoire adressée par l'instruction

L'adresse segment est DS= 3000H

L'offset est donné par : $BX + 34H = 1234H + 34H = 1268H$

Adresse logique 3000H : 1268H

Adresse physique : $3000H \times 10H + 1268H = 30000H + 1268H = 31268H$

Il s'agit d'un adressage relatif de base (non demandé)

Exercice 2 :

A.1

MOV AX,0000H

MOV BX,0000H

MOV CX,0007H

MABOUCLE:

ADD BX,0002H

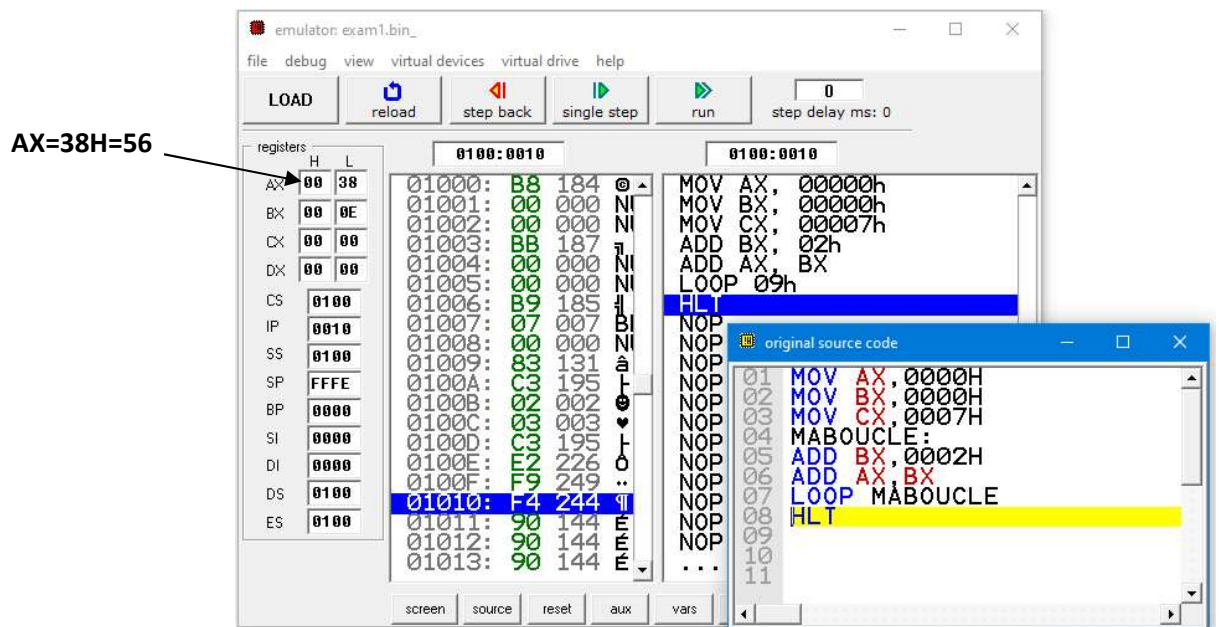
ADD AX,BX

LOOP MABOUCLE

A.2

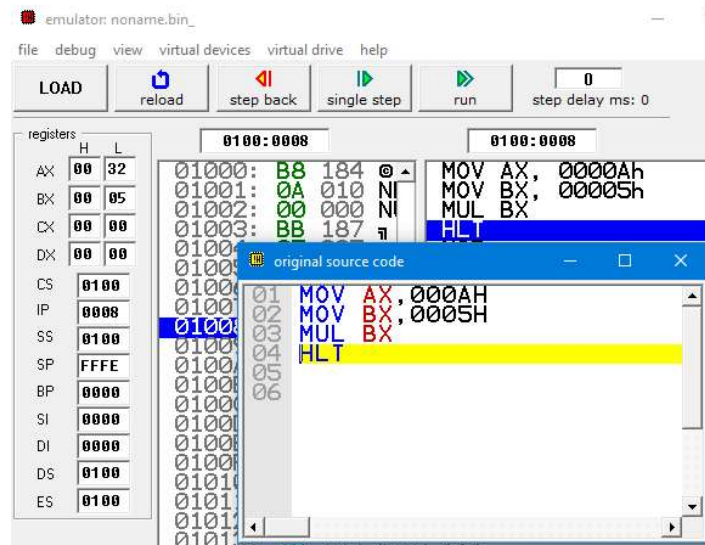
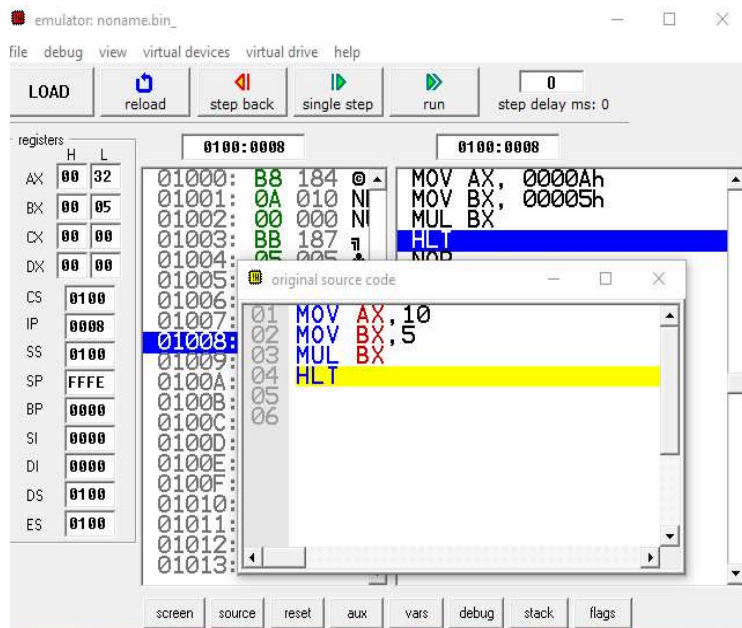
Le registre AX va contenir la somme $S=56$ (à chacune des 7 itérations nous avons $AX \leq AX + BX$: l'explication n'est pas demandée)

Vérification :



A.3

Les deux programmes sont acceptés : AX=32H=50

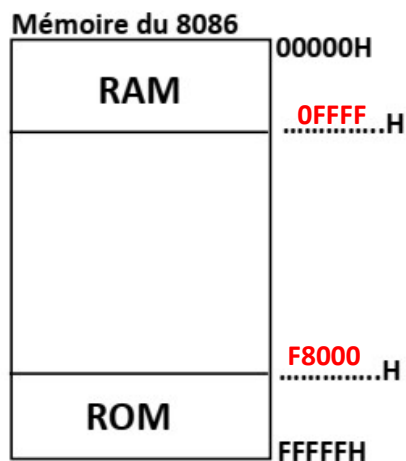


Exercice 3

1. ROM de 32KB= $2^5 \cdot 2^{10}B = 2^{15}B$, il faut 15 bits d'adresses $A_{14}-A_0$ **1pt**
2. RAM de 64KB= $2^6 \cdot 2^{10}B = 2^{16}B$, il faut 16 bits d'adresses $A_{15}-A_0$ **1pt**
3. **1pt**

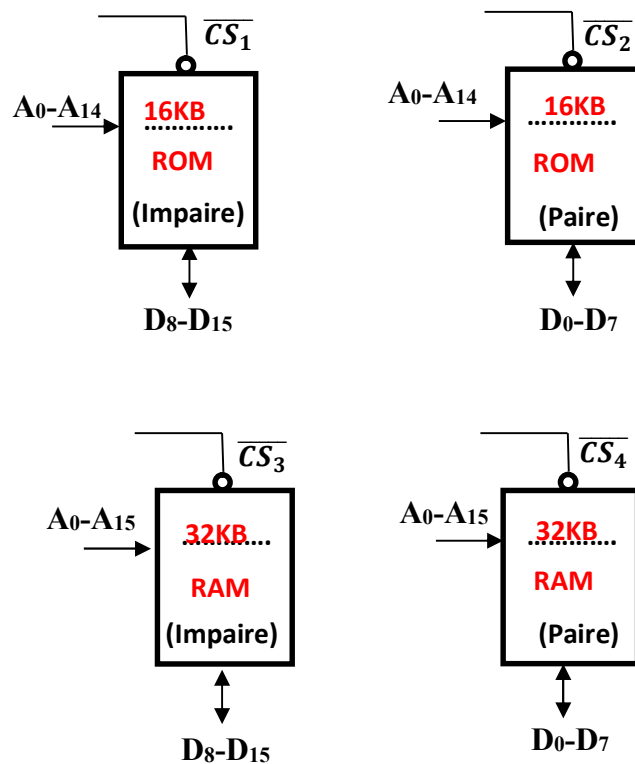
A ₁₉	A ₁₈	A ₁₇	A ₁₆	A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	00000H
:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	RAM
0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0FFFFH
1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	F8000H
:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	:	ROM
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	imposé

4. **1pt**



5. 1pt

La RAM et la ROM sont divisées en deux parties égales (adresses paires et adresses impaires)



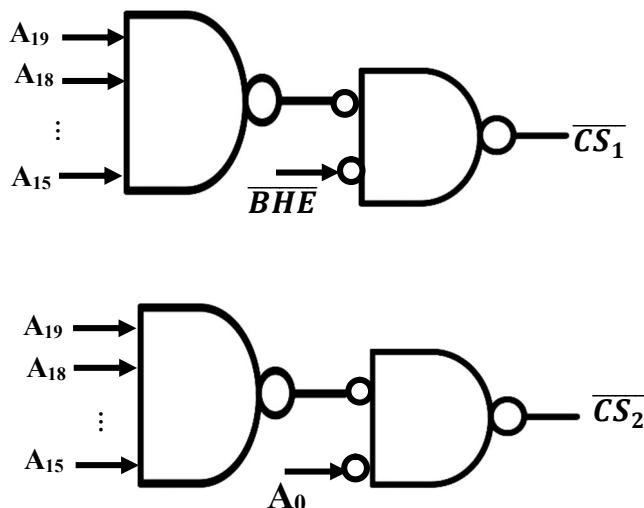
6. Pour former les CS on utilise les bits du bus d'adresses qui ne sont pas utilisés pour l'adressage des emplacements mémoire : $A_{19}A_{18}A_{17}A_{16}A_{15}$ pour la ROM et $A_{19}A_{18}A_{17}A_{16}$ pour la RAM.

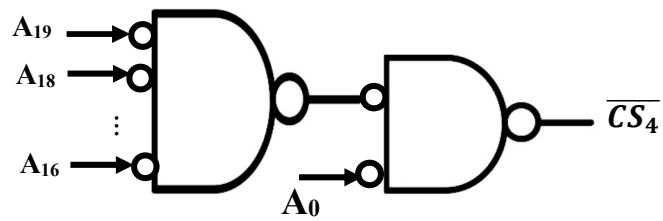
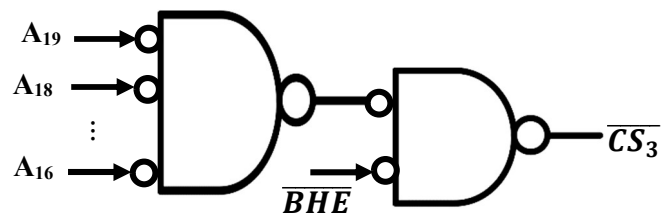
$A_{19}A_{18}A_{17}A_{16}=0000$ pour choisir la RAM

$A_{19}A_{18}A_{17}A_{16}A_{15}=11111$ pour choisir la ROM

Comme on a vu en cours $A_0=0$ pour choisir les adresses paires, $\overline{BHE}=0$ pour choisir les adresses impaires.

Les signaux $\overline{CS}_1, \dots, \overline{CS}_4$ sont actifs (validés) au niveau bas c'est-à-dire par des signaux 0.





Toutes les solutions correctes sont acceptées